

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-227888

(43) 公開日 平成8年(1996)9月3日

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H01L 21/316			H01L 21/316	X
C23C 16/40			C23C 16/40	
16/50			16/50	
H01L 21/205			H01L 21/205	
21/31			21/31	C

審査請求 未請求 請求項の数 4 O L (全7頁) 最終頁に続く

(21) 出願番号 特願平7-31960

(22) 出願日 平成7年(1995)2月21日

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 長谷川 利昭

東京都品川区北品川6丁目7番35号 ソニー株式会社内

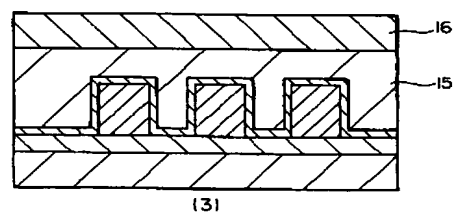
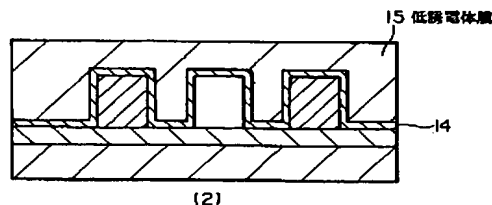
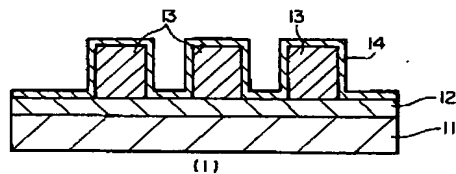
(74) 代理人 弁理士 船橋 國則

(54) 【発明の名称】 誘電体膜の形成方法

(57) 【要約】

【目的】 本発明は、誘電体膜の形成方法に関し、埋め込み能力の向上を図るとともに、酸化ケイ素の誘電率(=3.8)よりも低い誘電体膜の実現を図る。

【構成】 化学的気相成長法によって、有機成分を含む酸化ケイ素膜(低誘電体膜15)を成膜する誘電体膜の形成方法において、この化学的気相成長法で用いる原料気体は、少なくとも、モノシランまたはポリシランのシラン系気体と、 $C_n H_{2n+2}$ [nは正の整数を表す] で表される炭化水素と、酸素原子を含む気体からなる酸化剤とで構成される。



本発明に係わる第1実施例の形成方法の概略構成図

【特許請求の範囲】

【請求項 1】 化学的気相成長法によって、有機成分を含む酸化ケイ素膜を成膜する誘電体膜の形成方法において、

化学的気相成長に用いる原料気体は、少なくとも、モノシランまたはポリシランのシラン系気体と、 $C_n H_{2n+2}$ 〔 n は正の整数を表す〕で表される炭化水素と、酸素原子を含む気体からなる酸化剤とで構成されることを特徴とする誘電体膜の形成方法。

【請求項 2】 請求項 1 記載の誘電体膜の形成方法において、

前記酸化剤は、酸素、オゾン、水、過酸化水素および酸化二窒素のうちの少なくとも 1 種からなることを特徴とする誘電体膜の形成方法。

【請求項 3】 請求項 1 の誘電体膜の形成方法において、

前記基板温度は、成膜雰囲気における、前記シラン系気体の融点および前記酸化剤の融点のうちの高い方の融点以上、前記シラン系気体の沸点および前記酸化剤の沸点のうちの高い方の沸点以下の温度範囲内にあることを特徴とする誘電体膜の形成方法。

【請求項 4】 請求項 2 の誘電体膜の形成方法において、

前記基板温度は、成膜雰囲気における、前記シラン系気体の融点および前記酸化剤の融点のうちの高い方の融点以上、前記シラン系気体の沸点および前記酸化剤の沸点のうちの高い方の沸点以下の温度範囲内にあることを特徴とする誘電体膜の形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、半導体装置に用いられる誘電率が低い誘電体膜、特に $0.25 \mu m$ 以下の設計ルールの半導体装置の層間絶縁膜等に用いられる誘電体膜の形成方法に関するものである。

【0002】

【従来の技術】半導体装置の微細化、低消費電力化および高速動作化にともない、層間絶縁膜の低誘電率化が検討されている。現在開示されている誘電率が低い誘電体膜（以下低誘電体膜と称する）は、炭素原子またはフッ素原子を含むことで誘電率を下げている。現在のところ、誘電率が $1.5 \sim 2.5$ 程度の低誘電体膜が実現されている。

【0003】炭素原子を含む低誘電体材料は、有機 SOG (Spin on glass)、ポリイミド、ポリパラキシリレン等が知られている。これらの材料は、炭素原子、いわゆるアルキル基を含むことで、材料の密度を低下させること、および原子自身の分極率を低くすることで、低誘電率になっているといわれている。また、これらの材料は、単に誘電率が低だけでなく、半導体装置の材料として不可欠の耐熱性を有している。有機 SOG はシロキ

サン構造を持つことで、ポリイミドはイミド結合を有することで、ポリパラキシリレンはベンゼン環のポリマーとなることで、それぞれ耐熱性を有している。

【0004】フッ素原子を含む低誘電体材料は、酸フッ化ケイ素〔SiOF〕が知られている。この材料は、Si-O-Si 結合をフッ素原子により終端することで、密度を下げることで、フッ素原子自身の分極率が低いこと等が原因となって誘電率を下げている。当然のことながら、この材料は耐熱性にも優れている。

【0005】また、低誘電体膜に限らず絶縁膜には、配線間を埋め込むことが要求され、埋め込み能力と広い面積を平坦化（以下グローバル平坦化という）する能力とが必要である。その方法として、APL 技術が注目されている。この APL 技術とは、英国の ETE 社が開発した Advanced Planarization Layer の略称で、埋め込み能力とある程度のグローバル平坦化の能力を備えた技術である。この技術は、原料にモノシラン〔SiH₄〕と過酸化水素〔H₂O₂〕を用い、基板を $0^\circ C$ 前後に冷却して、化学的気相成長（以下 CVD という）を行うことにより、基板表面に、液体を垂らして硬化させたような形状に絶縁膜（SiO₂ 膜）を形成する方法である。埋め込み能力に関しては、アスペクト比 4 程度まで可能である。またグローバル平坦化の能力に関しては、 $10 \mu m$ 平方程度を平坦に埋め込むことが可能である。この技術では、基板温度を $10^\circ C$ 以上に高めると成膜時に液体のような挙動を示さなくなり、上記能力が徐々になくなっていくことが知られている。

【0006】

【発明が解決しようとする課題】しかしながら、APL 技術では、形成される絶縁膜の誘電率が $4 \sim 5$ 程度と、SOG 膜、オゾンテトラエトキシシラン〔O₃-TEOS〕膜等と同等であり、低誘電率（誘電率が $1.5 \sim 2.5$ 程度）の膜を形成することはできない。それは、APL 技術で形成される膜は酸化ケイ素膜であり、理想的に誘電率を下げたとしても、誘電率 3.8 が限界である。また APL 技術による絶縁膜には、誘電率を高める効果がある水酸基〔-OH〕が含まれているので、酸化ケイ素膜よりも誘電率が高くなる。

【0007】そこで本発明は、埋め込み能力が高く、誘電率が低い誘電体膜の形成方法を提供することを目的とする。

【0008】

【課題を解決するための手段】本発明は、上記目的を達成するためになされた誘電体膜の形成方法である。すなわち、化学的気相成長法によって、有機成分を含む酸化ケイ素膜を成膜する誘電体膜の形成方法において、少なくとも、モノシランまたはポリシランのシラン系気体と、 $C_n H_{2n+2}$ 〔 n は正の整数を表す〕で表される炭化水素と、酸素原子を含む気体からなる酸化剤とで構成される原料気体を用いる化学的気相成長によって、誘電体

膜を形成することにより、上記課題を解決する。

【 0 0 0 9 】

【作用】上記誘電体膜の形成方法では、少なくとも、シラン系気体と、 $C_n H_{2n+2}$ [nは正の整数を表す] で表される炭化水素と、酸素原子を含む気体からなる酸化剤とで構成される原料気体を用いる化学的気相成長によって、誘電体膜を形成することから、シラン系気体と酸化剤とが縮合して、シラノールが生成され、このシラノールと炭化水素とが反応して有機成分（例えばアルキル基）と Si との結合を有する前駆体が生成される。そしてこの前駆体とシラノールとが反応して、有機成分（例えばアルキル基）と Si との結合を有する酸化ケイ素からなる誘電体膜が形成される。

【 0 0 1 0 】 このように、シリコン原子にアルキル基が付くことによって、そこで結合のネットワークが断ち切れ、分子間の電子の行き来がなくなる。すなわち、電子分極率が小さくなることにより、誘電率が低くなる。また、化学的な結合が切れるために、膜の密度が小さくなる。すなわち、単位体積当たりの分極する分子の数が少なくなることにより、誘電率が低くなる。

【 0 0 1 1 】 そして、上記形成方法における重合反応は比較的遅いため、重合反応が進まないうちは、形成される膜は成膜表面で液体のように振る舞う。そのため、埋め込み能力およびグローバル平坦化の能力を有する。

【 0 0 1 2 】

【実施例】本発明の第 1 実施例を、図 1 の形成方法の概略構成図、図 2 の容量結合型のプラズマ CVD 装置および図 3 の低圧 CVD（以下 LPCVD と記す）装置によって説明する。またこの第 1 実施例では、層間絶縁膜に適用した一例を示す。

【 0 0 1 3 】 まず、上記図 2 に示す容量結合型のプラズマ CVD 装置（以下プラズマ CVD 装置という） 1 0 1 を簡単に説明する。このプラズマ CVD 装置 1 0 1 は、反応室 1 1 1 が備えられていて、この反応室 1 1 1 には、原料気体を導入するための気体導入部 1 1 2 と排気部 1 1 3 とが接続されている。また、反応室 1 1 1 内に上部電極 1 1 4 と半導体基板 1 1 が載置される下部電極 1 1 5 とが対向する状態に設けられていて、上部電極 1 1 4 に高周波電力を印加するための高周波電源 1 1 6 が接続されている構造のものである。

【 0 0 1 4 】 次に、図 3 に示す低圧 CVD（以下 LPCVD と記す）装置 2 0 1 を簡単に説明する。この LPCVD 装置 2 0 1 は、反応室 2 1 1 が備えられていて、この反応室 2 1 1 には、原料気体を導入するための気体導入部 2 1 2、2 1 3 と排気部 2 1 4 とが接続されている。また、反応室 2 1 1 の内部には半導体基板 1 1 が載置される基板載置部 2 1 5 と拡散部 2 1 6 とが対向する状態に設けられている構造のものである。

【 0 0 1 5 】 次に第 1 実施例を説明する。図 1 の

(1) に示すように、基体としての半導体基板 1 1 上に

は絶縁膜 1 2 を介して配線 1 3 が形成され、この配線 1 3 の表面には保護膜 1 4 が形成されている。

【 0 0 1 6 】 上記保護膜 1 4 は、図 2 によって説明したプラズマ CVD 装置 1 0 1 で成膜される。このプラズマ CVD 装置 1 0 1 の反応室 1 1 1 内に、気体導入部 1 1 2 を介して、例えば、モノシラン [SiH_4]、酸素 [O_2]、および希釈気体（搬送気体）としてヘリウム [He] を混合した気体を導入した。そして排気部 1 1 3 からの排気によって、反応室 1 1 1 内の圧力を例えば 1 0 0 Pa に調整した。また半導体基板 1 1 を載置する下部電極 1 1 5 の温度を例えば 3 5 0 °C に設定し、高周波電源 1 1 6 から上部電極 1 1 2 と下部電極 1 1 3 との間に、例えば 1 . 0 W / cm^2 の高周波電力を供給した。そして、図 1 の (1) に示したように、反応室 1 1 1 内に配置した上記半導体基板 1 1 上に厚さ 5 0 nm の SiO_2 からなる保護膜 1 4 を形成した。

【 0 0 1 7 】 次に、図 1 の (2) に示すように、上記保護膜 1 4 上に誘電率 2 . 5 ~ 3 . 5 の低誘電体膜 1 5 を成膜する。この低誘電体膜 1 5 は、図 3 に示したような低圧 CVD 装置 2 0 1 で成膜される。上記 LPCVD 装置 2 0 1 の反応室 2 1 1 内に、気体導入部 2 1 2、2 1 3、拡散部 2 1 6 を介して、原料気体を導入した。この原料気体は、シラン系気体（モノシランまたはポリシラン）として例えばモノシラン [SiH_4] と、 $C_n H_{2n+2}$ [式中、nは正の整数を表す] で表せる炭化水素として例えばエタン [$C_2 H_6$] と、酸素原子を含む気体からなる酸化剤として例えば過酸化水素 [$H_2 O_2$] とで構成されている。このときの気体流量は、 SiH_4 が 5 0 s c c m、 $C_2 H_6$ が 2 5 s c c m、 $H_2 O_2$ が 2 0 0 s c c m とした。そして、排気部 2 1 4 からの排気量を調整して反応室 2 1 1 内の圧力を 1 0 0 Pa に保った。また基板載置部 2 1 5 に載置した半導体基板 1 1 の温度を 0 °C に保ち、さらに半導体基板 1 1 の上方に設けられている拡散部 2 1 6 の温度を 1 0 0 °C に保った。上記数値条件は一例であって、ここで示した数値に限定されることはない。上記条件の下で、上記半導体基板 1 1 上に厚さ 8 0 0 nm の有機成分（エチル基）を含む SiO_2 からなる低誘電体膜 1 5 を形成した。

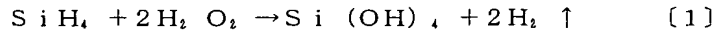
【 0 0 1 8 】 次に図 1 の (3) に示すように、CVD 法によって、上記低誘電体膜 1 5 上に絶縁膜 1 6 を形成した。この絶縁膜 1 6 は厚さが 0 . 3 μm の酸化シリコン [SiO_2] 膜からなる。この絶縁膜 1 6 の形成方法としては、CVD 法以外に、スパッタリング、回転塗布法等がある。

【 0 0 1 9 】 次に、上記低誘電体膜 1 5 中の水分を除去するために、アニーリングを行った。このアニーリングは、例えば一般的な拡散炉を用い、4 0 0 °C の窒素 (N_2) 雰囲気中に 1 5 分間放置することによった。

【 0 0 2 0 】 さらに上層配線を形成する場合は、図 4 に示すように、絶縁膜 1 6、低誘電体膜 1 5 および保護膜

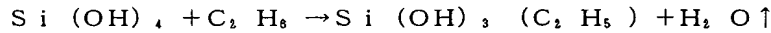
5

14にコンタクトホール17を形成した後、このコンタクトホール17の内部にプラグ18を形成する。さらに上層配線19を形成する工程を行う。さらに上記図1の(1)で説明した保護膜14と同様の方法によって、保護膜20を形成し、その後上記図1の(2)で説明した低誘電体膜15と同様の方法によって、低誘電体膜21を形成する。さらに上記図1の(3)で説明した絶縁膜

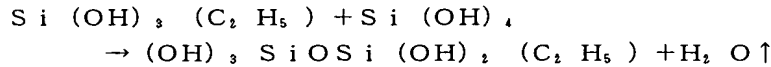


なる反応で、 Si(OH)_4 で表されるシラノールが生成される。そして、

10



なる反応で $\text{Si(OH)}_3(\text{C}_2\text{H}_5)$ で表される前駆体が生成され、



なる反応で、エチル基とSiとの結合を有する酸化ケイ素が生成される。このようにして、有機成分(例えばアルキル基の一種のエチル基)とSiとの結合を有する酸化ケイ素の低誘電体膜15が形成される。

【0022】上記低誘電体膜15は、シリコン原子にエチル基が付くことによって、そこで結合のネットワークが断ち切れ、分子間の電子の行き来がなくなる。すなわち、電子分極率が小さくなることにより、誘電率が低くなる。また、化学的な結合が切れるために、膜の密度が小さくなる。すなわち、単位体積当たりの分極する分子の数が少なくなることにより、誘電率が2.5~3.5と低くなる。

【0023】そして、上記形成方法における重合反応は比較的遅いため、重合反応が進まないうちは、形成される膜は成膜表面で液体のように振る舞う。そのため、埋め込み能力はアスペクト比4まで可能であり、グローバル平坦化度は配線間隔10μmまでほぼ平坦な形状を保っていた。

【0024】次に第2実施例を説明する。この第2実施例は低誘電体膜15を形成する以外は、上記第1実施例と同様である。そのため、ここでは第1実施例と同様の符号を付与して低誘電体膜15の形成方法の例を説明する。なお、形成方法の図面は図1と同様であるので、ここでは省略した。

【0025】第2実施例の低誘電体膜15は、上記図3に示したLPCVD装置201で成膜される。このLPCVD装置201の反応室211内に、シラン系気体のモノシラン $[\text{SiH}_4]$ と、炭化水素のメタン $[\text{CH}_4]$ と、酸化剤の水 $[\text{H}_2\text{O}]$ とオゾン $[\text{O}_3]$ とを混合してなる原料気体を導入した。この時の成膜条件の一例を以下に説明する。原料気体の流量は、 SiH_4 が50sccm、 CH_4 が100sccm、 H_2O が200sccm、 O_3 が30sccmとした。そして、反応室211内の圧力は200Pa、基板載置部215に載置される半導体基板11の温度は-50℃に設定した。

6

16と同様の方法によって、絶縁膜22を形成する。このようにして、多層配線構造が形成される。

【0021】上記第1実施例における低誘電体膜15の形成反応では、反応室211内で以下のような反応が起こると考えられる。まず、

【化1】

【化2】

【化3】

また拡散部216の温度は100℃に保った。上記数値条件は一例であって、各数値は限定されることはない。そして上記条件の下で、上記半導体基板11上に厚さ800nmの有機成分(メチル基)を含む SiO_2 からなる低誘電体膜15を形成した。

【0026】次に上記第1実施例で説明したのと同様にして、酸化シリコン $[\text{SiO}_2]$ 膜16を形成した後、400℃の窒素(N_2)雰囲気中に15分間放置するアニーリングを行って、低誘電体膜15中の水分を除去した。

【0027】この第2実施例における低誘電体膜15は、シリコン原子にメチル基が付くことによって、そこで結合のネットワークが断ち切れ、分子間の電子の行き来がなくなる。すなわち、電子分極率が小さくなることにより、誘電率が低くなる。また、化学的な結合が切れるために、膜の密度が小さくなる。すなわち、単位体積当たりの分極する分子の数が少なくなることにより、誘電率が2.5~3.5と低くなる。

【0028】そして、上記形成方法における重合反応は比較的遅いため、重合反応が進まないうちは、形成される膜は成膜表面で液体のように振る舞う。そのため、埋め込み能力はアスペクト比4まで可能であり、グローバル平坦化度は配線間隔10μmまでほぼ平坦な形状を保っていた。

【0029】次に第3実施例を説明する。この第3実施例は低誘電体膜15を形成する以外は、上記第1実施例と同様である。そのため、ここでは第1実施例と同様の符号を付与して低誘電体膜15の形成方法の例を説明する。なお、形成方法の図面は図1と同様であるので、ここでは省略した。

【0030】第3実施例の低誘電体膜15は、上記図5に示すような高密度プラズマCVD(以下HDCVDと記す、なおHDCVDはHigh Density Plasma Enhanced Chemical Vapor Depositionの略である)装置301で成膜される。

【0031】まず、上記図5に示すHDCVD装置301を簡単に説明する。このHDCVD装置301には、プラズマ発生室311と、このプラズマ発生室311に接続した反応室312が備えられている。上記プラズマ発生室311の外側周には高周波電源313に接続されたコイル314が設けられ、さらに磁場を発生させる磁石315が設置されている。またプラズマ発生室311には、プラズマ化する気体を導入する気体導入部316が接続されている。一方、上記反応室312には、原料気体を導入するための気体導入部317と、内部の圧力を調整するための排気部318とが接続されている。また、反応室312の内部には、上記気体導入部317に接続した気体拡散部319と、半導体基板11を載置する基板載置部320が設けられている。さらに反応室312の外側周には磁石321が設置されている構造のものである。

【0032】低誘電体膜15を形成するには、上記HDCVD装置301の反応室312内に、シラン系気体のポリシランの1種であるジシラン $[Si_2H_6]$ と、炭化水素のエタン $[C_2H_6]$ と、酸化剤の過酸化水素 $[H_2O_2]$ とを混合してなる原料気体を、気体導入部317および気体拡散部319を介して導入した。それとともに、プラズマ発生室311内に気体導入部316を介して酸化二窒素 $[N_2O]$ を導入した。この時の気体流量は、 Si_2H_6 が50sccm、 C_2H_6 が100sccm、 H_2O_2 が200sccm、 N_2O が30sccmとした。そして、反応室312内の圧力は、排気部318の排気量を調整して200Paに保った。また基板載置部320に載置した半導体基板11の温度は $-50^{\circ}C$ に保持した。なお、上記数値条件は一例であって、ここで示した数値に限定されることはない。そして上記条件の下で、上記半導体基板11上に厚さ800nmの有機成分(エチル基)を含む SiO_2 からなる低誘電体膜15を形成した。

【0033】次に上記第1実施例で説明したのと同様にして、酸化シリコン $[SiO_2]$ 膜16を形成した後、 $400^{\circ}C$ の窒素(N_2)雰囲気中に15分間放置するアニーリングを行って、上記低誘電体膜中の水分を除去した。

【0034】このようにして形成した上記低誘電体膜15は、誘電率が2.5~3.5となり、埋め込み能力はアスペクト比4まで可能であり、グローバル平坦化度は配線間隔10 μm までほぼ平坦な形状を保っていた。

【0035】この第3実施例では、酸化剤に N_2O とH

$2O_2$ とを用いたが、例えば N_2O の代わりに酸素 $[O_2]$ を用いることも可能である。

【0036】上記第1~第3実施例におけるシラン系気体は、上記モノシラン $[SiH_4]$ 、ジシラン $[Si_2H_6]$ 等の他、トリシラン $[Si_3H_8]$ 、ポリシラン $[Si_nH_{2n+2}]$ 等を用いることが可能である。また酸化剤は、酸素 $[O_2]$ 、オゾン $[O_3]$ 、水 $[H_2O]$ 、過酸化水素 $[H_2O_2]$ および酸化二窒素 $[N_2O]$ のうちの少なくとも1種から選択される。さらに炭化水素は、上記メタン $[CH_4]$ 、エタン $[C_2H_6]$ 等の C_nH_{2n+2} 〔式中、nは正の整数を表す〕で表せるものであればよい。

【0037】また低誘電体膜15を成膜時の半導体基板11の温度は、成膜雰囲気における、上記シラン系気体の融点および上記酸化剤の融点のうちの高い方の融点以上、上記シラン系気体の沸点および上記酸化剤の沸点のうちの高い方の沸点以下の温度範囲内に設定すればよい。

【0038】

【発明の効果】以上、説明したように本発明によれば、少なくとも、シラン系気体と、 C_nH_{2n+2} で表せる炭化水素と、酸素原子を含む気体からなる酸化剤とで構成される原料気体を用いる化学的気相成長によって誘電体膜を形成するので、この誘電体膜は有機成分のアルキル基とSiとの結合を有する酸化ケイ素になる。このため、電子分極率が小さくなるので、誘電率を低くすることが可能になる。また、誘電体膜の密度が小さくなるので、単位体積当たりの分極する分子の数が少なくなることにより、誘電率を低くできる。また、本発明の化学的気相成長法では、重合反応が比較的遅く進むので、形成される膜は成膜表面で液体のように振る舞うことができる。そのため、高アスペクト比の段差を埋め込むことが可能になり、グローバル平坦化が可能になる。

【図面の簡単な説明】

【図1】本発明に係わる第1実施例の形成方法の概略構成図である。

【図2】容量結合型のプラズマCVD装置の概略構成図である。

【図3】低圧CVD装置の概略構成図である。

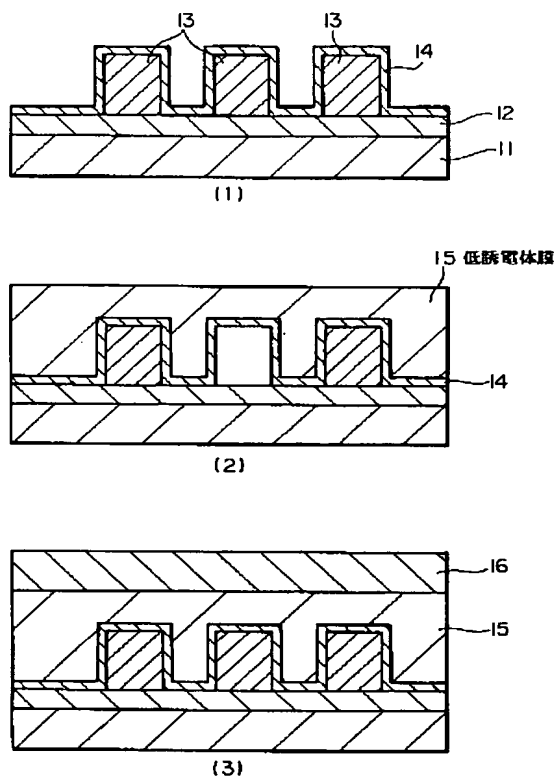
【図4】多層配線構造の形成方法の説明図である。

【図5】高密度プラズマCVD装置の概略構成図である。

【符号の説明】

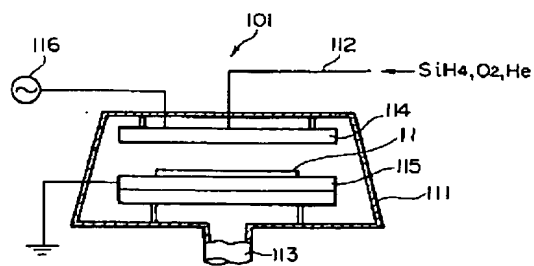
15 低誘電体膜

【圖 1】



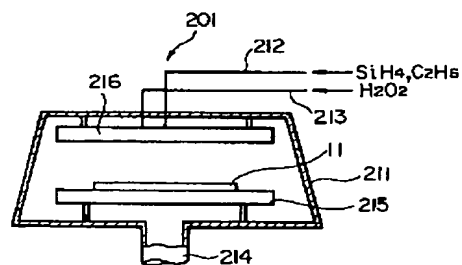
本発明に係わる第1実施例の形成方法の概略構成図

【図 2】



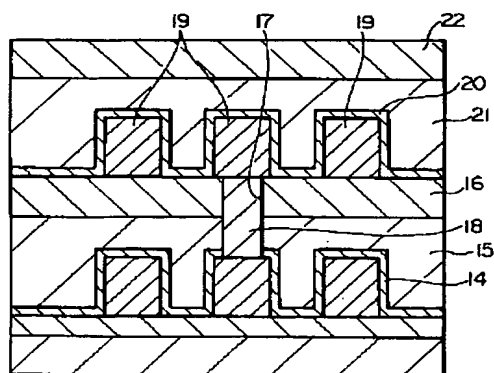
容量結合型のプラズマCVD装置の概略構成図

【図 3】



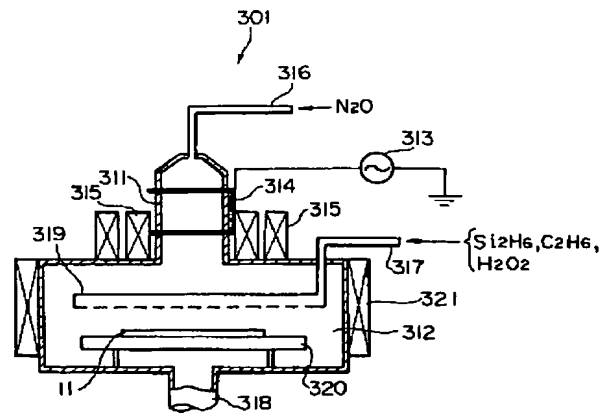
低圧CVD装置の概略構成図

【図 4】



多層配線構造の形成方法の説明図

【図 5】



高密度プラズマCVD装置の概略構成図

フロントページの続き

(51) Int. Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
21/3205			21/88	K
21/768			21/90	K